



JRW

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Koji SHIMAZAWA et al.

Application No.: 10/828,292

Filed: April 21, 2004

Docket No.: 119514

For: MAGNETORESISTIVE EFFECTIVE ELEMENT, THIN FILM MAGNETIC HEAD,
MAGNETIC HEAD DEVICE AND MAGNETIC RECORDING/REPRODUCING DEVICE

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2003-119251 filed April 24, 2003

In support of this claim, a certified copy of said original foreign application:

☒ is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

James A. Oliff
Registration No. 27,075

Eric D. Morehouse
Registration No. 38,565

JAO:EDM/emt

Date: August 12, 2004

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

<p>DEPOSIT ACCOUNT USE AUTHORIZATION Please grant any extension necessary for entry; Charge any fee due to our Deposit Account No. 15-0461</p>

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 1 9 2 5 1
Application Number:
ST. 10/C]: [J P 2 0 0 3 - 1 1 9 2 5 1]

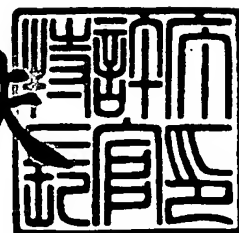
願 人
Applicant(s): T D K 株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 4 年 5 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 99P05293

【提出日】 平成15年 4月24日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 G11B 5/39

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

【氏名】 島沢 幸司

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

【氏名】 田中 浩介

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100081606

【弁理士】

【氏名又は名称】 阿部 美次郎

【手数料の表示】

【予納台帳番号】 014513

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置

【特許請求の範囲】

【請求項 1】 第 1 のシールド層と、第 2 のシールド層と、磁気抵抗効果膜と、第 1 のギャップ層と、一对の磁区制御層と、一对の電極層と、第 2 のギャップ層とを含む磁気抵抗効果素子であって、

前記第 1 のシールド層及び前記第 2 のシールド層は、互いに間隔を隔てて配置されており、

前記磁気抵抗効果膜は、前記第 1 のシールド層と前記第 2 のシールド層との間の前記間隔内に配置されており、

前記第 1 のギャップ層は、前記磁気抵抗効果膜の膜面上に、その面形状にしたがって付着されており、

前記磁区制御層は、前記磁気抵抗効果膜の両側に配置されており、

前記電極層は、前記磁区制御層に重ねられており、

前記第 2 のギャップ層は、前記磁気抵抗効果膜及び前記磁区制御層と前記第 1 のシールド層との間、及び、前記第 1 のギャップ層及び前記電極層と前記第 2 のシールド層との間を埋めている

磁気抵抗効果素子。

【請求項 2】 請求項 1 に記載された磁気抵抗効果素子であって、前記磁気抵抗効果膜は、スピバルブ膜である磁気抵抗効果素子。

【請求項 3】 請求項 1 または 2 に記載された磁気抵抗効果素子であって、前記第 1 のギャップ層は、金属酸化物である磁気抵抗効果素子。

【請求項 4】 請求項 1 または 2 に記載された磁気抵抗効果素子であって、前記第 1 のギャップ層は、 AlO_x 、 AlN 、 DLC 、 CN 、 SiO_2 、 TaO_x 、 FeO_x 、 NiO_x または CoO_x の少なくとも一種を含む磁気抵抗効果素子。

【請求項 5】 請求項 1 乃至 4 の何れかに記載された磁気抵抗効果素子であって、前記 MR 膜及び前記第 1 のギャップ層の総膜厚 ($GL + G_{sv}$) は、前記

磁区制御層及び前記電極層の総膜厚（ $H d + L d$ ）よりも大きい磁気抵抗効果素子。

【請求項 6】 請求項 1 乃至 5 の何れかに記載された磁気抵抗効果素子であって、前記第 1 のギャップ層に隣接する第 2 のギャップ層は、膜厚が 4 nm 以上である磁気抵抗効果素子。

【請求項 7】 第 1 のシールド層と、第 2 のシールド層と、磁気抵抗効果膜と、第 1 のギャップ層と、一対の磁区制御層と、一対の電極層とを含む磁気抵抗効果素子であって、

前記第 1 のシールド層及び前記第 2 のシールド層は、互いに間隔を隔てて配置されており、

前記磁気抵抗効果膜は、前記第 1 のシールド層と前記第 2 のシールド層との間の前記間隔内に配置されており、

前記第 1 のギャップ層は、導電膜であり、前記磁気抵抗効果膜の膜面上に、その面形状にしたがって付着されており、

前記磁区制御層は、前記磁気抵抗効果膜の両側に配置されており、

前記電極層の一方は、前記第 1 のギャップ層のある膜面とは反対側において、前記磁気抵抗効果膜に電氣的に接続され、第 2 のギャップ層を構成しており、

前記電極の他方は、前記第 1 のギャップ層に電氣的に接続され、もう 1 つの第 2 のギャップ層を構成している
磁気抵抗効果素子。

【請求項 8】 請求項 7 に記載された磁気抵抗効果素子であって、前記磁気抵抗効果膜は、スピバルブ膜または強磁性トンネル接合膜である磁気抵抗効果素子。

【請求項 9】 請求項 7 または 8 に記載された磁気抵抗効果素子であって、前記第 1 のギャップ層は、金属膜である磁気抵抗効果素子。

【請求項 10】 請求項 7 乃至 9 の何れかに記載された磁気抵抗効果素子であって、前記第 2 のシールド層は、前記電極層の他方として兼用されている磁気抵抗効果素子。

【請求項 11】 請求項 7 乃至 10 の何れかに記載された磁気抵抗効果素子

であって、前記第 2 のシールド層は、前記磁気抵抗効果膜と向き合う部分の両側が、前記磁気抵抗効果膜に近接する方向に落ち込んでいる磁気抵抗効果素子。

【請求項 1 2】 磁気抵抗効果素子と、スライダとを含む薄膜磁気ヘッドであって、

前記磁気抵抗効果素子は、請求項 1 乃至 1 1 の何れかに記載されたものでなり、

前記スライダは、前記磁気抵抗効果素子を支持する薄膜磁気ヘッド。

【請求項 1 3】 薄膜磁気ヘッドと、ヘッド支持装置とを含む磁気ヘッド装置であって、

前記薄膜磁気ヘッドは、請求項 1 2 に記載されたものでなり、

前記ヘッド支持装置は、前記薄膜磁気ヘッドを支持する磁気ヘッド装置。

【請求項 1 4】 磁気ヘッド装置と、磁気ディスクとを含む磁気記録再生装置であって、

前記磁気ヘッド装置は、請求項 1 3 に記載されたものでなり、

前記磁気ディスクは、前記磁気ヘッド装置との協働により、磁気記録の書込及び読み出しを行う磁気記録再生装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、磁気抵抗効果素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置に関する。

【0 0 0 2】

【従来の技術】

磁気抵抗効果素子（以下 MR 素子と称する）は、磁気記憶素子、磁気センサまたは薄膜磁気ヘッドなどに用いられる。MR 素子は、スピバルブ膜（以下 S V 膜と称する）及び強磁性トンネル接合膜（以下 TMR 膜と称する）などの巨大磁

気抵抗効果膜を用いたものが現在の主流である。このうち、TMR膜を用いたGMR素子は、次世代技術として期待されているM-RAM（磁気ランダムアクセスメモリ）の構成要素としても注目されている。

【0003】

また、薄膜磁気ヘッドとしては、再生ヘッドと、誘導型電磁変換素子を有する記録ヘッドとを積層した構造の複合型薄膜磁気ヘッドが広く用いられている。薄膜磁気ヘッドでは、GMR素子は再生ヘッドとして用いられており、時代とともに急速に進展するハードディスク（HDD）の高密度記録化に追従すべく、絶え間ない研究開発の努力がなされている。

【0004】

再生ヘッドの特性としては、バルクハウゼンノイズが小さいことが要求される。バルクハウゼンノイズを低減する手段としては、MR素子に対して長手方向にバイアス磁界を印加することが行われている。MR素子に対する長手バイアス磁界の印加は、例えば、MR素子の両側に、永久磁石や、強磁性層と反強磁性層との積層体等によって構成されたバイアス磁界印加層（磁区制御層）を配置することによって行われる。

【0005】

ところが、上述したようなバイアス印加層を配置した構成を採用した場合、SV部よりもバイアス印加層及び電極層が厚くなり、上部シールドがMR側に凸に変形してしまう。この場合には、MR素子側部からメディアからの記録磁界を吸収し、トラック中央部の高感度領域まで記録磁界を伝達し、実効トラック幅を広げてしまうという問題がある。このような状況から、特許文献1において、電極の一部に軟磁性膜を配置することによりトラック端部の読みにじみを低減する発明が考案されている。

【0006】

しかしながら、実際にこのような構造を採用すると、軟磁性層端部が複雑な磁区構造を有し、そこから発生する磁界がMR素子部に悪影響を及ぼすことにより、サイドロープと呼ばれる不良が発生する。

【0007】

一方、特許文献 2 は、電極部におけるギャップ間隔 (Gls) を、SV 膜におけるギャップ間隔 (Glc) に対してあまり大きくしないことで、実効トラック幅の広がりを抑えることが可能となる旨の発明が開示されている。

【0008】

しかしながら、実効トラック幅の広がりをも十分に抑制する為には、 $Gls < Glc$ とする必要があることを見出した。しかし、この目的を達成するにはバイアス層及び電極層を極端に薄くする必要があり、バイアス層が薄い場合にはバルクハウゼンノイズ等の出力不安定性の問題を、電極層が薄い場合には抵抗値の増大に伴うヘッドノイズの増大をそれぞれ招き好ましくない。

【0009】

【特許文献 1】

特開平 1 1 - 1 7 5 9 2 8 号公報

【特許文献 2】

特開 2 0 0 2 - 2 8 0 6 4 3 号公報

【特許文献 3】

特開平 1 1 - 2 5 4 3 1 号公報

【0010】

【発明が解決しようとする課題】

本発明の課題は、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができる MR 素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置を提供することである。

【0011】

【課題を解決するための手段】

上述した課題を解決するため、本発明は、2 つの態様に係る MR 素子を開示する。

【0012】

1. 第 1 の態様に係る MR 素子

第 1 の態様は、MR 膜の膜面に対して平行にセンス電流を流すいわゆる CIP タイプの MR 素子に適用される。この MR 素子は、第 1 のシールド層と、第 2 の

シールド層と、MR膜と、第1のギャップ層と、一对の磁区制御層と、一对の電極層と、第2のギャップ層とを含む。

【0013】

前記第1のシールド層及び前記第2のシールド層は、互いに間隔を隔てて配置されており、前記MR膜は、前記第1のシールド層と前記第2のシールド層との間の前記間隔内に配置されている。前記第1のギャップ層は、絶縁膜であって、前記MR膜の膜面上に、その面形状にしたがって付着されている。

【0014】

前記磁区制御層は、前記MR膜の両側に配置されている。前記電極層は、前記磁区制御層に重ねられている。

【0015】

前記第2のギャップ層は、前記MR膜及び前記磁区制御層と前記第1のシールド層との間、及び、前記第1のギャップ層及び前記電極層と前記第2のシールド層との間を埋めている。

【0016】

第1の態様に係るMR素子では、磁区制御層がMR膜の両側に配置されているから、磁区制御層により、MR膜に対して長手方向にバイアス磁界を印加し、バルクハウゼンノイズを低減することができる。磁区制御層には、電極層が重ねられているから、MR膜の膜面に対して平行となる方向に、センス電流を流すことができる。

【0017】

第1のシールド層及び第2のシールド層は、互いに間隔を隔てて配置されており、MR膜は第1のシールド層と第2のシールド層との間の間隔内に配置されているから、MR膜は、第1のシールド層及び第2のシールド層による磁気シールド作用を受けながら、所定の磁気検知動作を行なうことになる。

【0018】

第2のギャップ層はMR膜及び磁区制御層と第1のシールド層との間、及び、電極層と第2のシールド層との間を埋めているから、センス電流を、漏洩を阻止しながら、所定の経路で流すことができる。

【0019】

第1の態様では、さらに、第1のギャップ層を含んでいる。第1のギャップ層はMR膜の膜面上に、その面形状にしたがって付着されている。この構造によれば、MR膜とその膜面上に付着された第1のギャップ層との総膜厚を、MR膜の両端に存在する磁区制御層及び電極層の総膜厚よりも大きくすることができる。これにより、第2のシールド層は、MR膜と向き合う部分の両側で、MR膜に近接する方向に落ち込む凹形状となるから、実効トラック幅の磁気的な広がりを抑制することができる。また、特許文献1に示されている発明と比較した場合、軟磁性層端部からの悪影響がないので、サイドローブ不良を抑制できる。

【0020】

以上の作用により、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができる。第1の態様に係るMR素子において、MR膜は、スピバルブ膜で構成される。また、第1のギャップ層は、一般には、金属酸化物である。

【0021】

2. 第2の態様に係るMR素子

第2の態様は、MR膜の膜面に対して垂直にセンス電流を流すいわゆるCPPタイプのMR素子に適用される。第2の態様に係るMR素子は、第1のシールド層と、第2のシールド層と、MR膜と、第1のギャップ層と、一对の磁区制御層と、一对の電極層とを含む。

【0022】

前記第1のシールド層及び前記第2のシールド層は、互いに間隔を隔てて配置されており、前記MR膜は、前記第1のシールド層と前記第2のシールド層との間の前記間隔内に配置されている。前記第1のギャップ層は、導電膜であり、前記MR膜の膜面上に、その面形状にしたがって付着されている。

【0023】

前記磁区制御層は、前記MR膜の両側に配置されており、前記電極層の一方は、前記第1のギャップ層のある膜面とは反対側において、前記MR膜に電氣的に接続され、1つの第2のギャップ層を構成している。前記電極の他方は、前記第

1のギャップ層に電氣的に接続されるとともに、もう1つの第2のギャップ層を構成している。

【0024】

第2の態様に係るMR素子でも、磁区制御層がMR膜の両側に配置されているから、磁区制御層により、MR膜に対して長手方向にバイアス磁界を印加し、バルクハウゼンノイズを低減することができる。

【0025】

第1のシールド層及び第2のシールド層は、互いに間隔を隔てて配置されており、MR膜は第1のシールド層と第2のシールド層との間の間隔内に配置されているから、MR膜は、第1のシールド層及び第2のシールド層による磁気シールド作用を受けながら、所定の磁気検知動作を行なうことになる。

【0026】

電極層の一方は、第1のギャップ層のある膜面とは反対側において、MR膜に電氣的に接続されている。第1のギャップ層は導電膜であり、電極の他方は、この第1のギャップ層に電氣的に接続されている。従って、一对の電極層により、MR膜の膜面に対して垂直にセンス電流を流すいわゆるC P PタイプのMR素子が得られる。

【0027】

第2の態様でも、上述した第1のギャップ層を含んでおり、第1のギャップ層はMR膜の膜面上に、その面形状にしたがって付着されている。この構造によれば、MR膜とその膜面上に付着された第1のギャップ層との総膜厚を、MR膜の両端に存在する磁区制御層の膜厚よりも大きくすることができる。これにより、第2のシールド層は、MR膜と向き合う部分の両側で、MR膜に近接する方向に落ち込む凹形状となるから、実効トラック幅の磁氣的な広がりを抑制することができる。また、特許文献1に示されている発明と比較した場合、軟磁性層端部からの悪影響がないので、サイドローブ不良を抑制できる。

【0028】

以上の作用により、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができる。第2の態様に係るMR素子において、MR膜

は、スピンバルブ膜またはTMR膜で構成される。また、第1のギャップ層は、一般には、金属膜である。

【0029】

本発明は、更に上述した磁気抵抗効果素子を用いた薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置についても開示する。

【0030】

本発明の他の目的、構成及び利点については、添付図面を参照し、更に詳しく説明する。添付図面は単なる例示に過ぎない。

【0031】

【発明の実施の形態】

1. 第1の態様に係るMR素子

図1は第1の態様に係るMR素子の断面図である。図示されたMR素子はそれ自体で、磁気センサまたは磁気記憶素子(MRAM)を構成するほか、薄膜磁気ヘッドにおいて、再生ヘッドを構成する。

【0032】

図示されたMR素子は、第1のシールド層28と、第2のシールド層41と、MR膜30と、第1のギャップ層305と、一对の磁区制御層21、22と、一对の電極層25、26と、第2のギャップ層461、462とを含む。

【0033】

第1のシールド層28及び第2のシールド層41は、互いに間隔を隔てて配置されている。第1のシールド層28及び第2のシールド層41はセンダストやNiFe合金(パーマロイ)などにより形成できる。

【0034】

MR膜30は、第1のシールド層28と第2のシールド層41との間の前記間隔内に配置されている。図示実施例において、MR膜30は、膜厚 $G_s v$ を持つSV膜であり、フリー層301を含み、フリー層301に隣接する非磁性層302を有し、非磁性層302の上に、ピンド層303が隣接している。ピンド層303の上には反強磁性層304が設けられている。ピンド層303は、反強磁性層304との交換結合により、磁化方向が固定される。

【0035】

フリー層 301、非磁性層 302、ピンド層 303 及び反強磁性層 304 の膜構造及び組成材料等については、既に知られている技術を、任意に適用できる。一例をあげると、フリー層 301 及びピンド層 303 は、例えば、NiFe、NiFeCo、CoFe 等で構成され、反強磁性層 304 は FeMn、MnIr、PtMn、NiMn、CrMnPt などによって構成される。非磁性層 302 は、SV 膜の場合は Cu 等を主成分とする導電性材料層で構成される。フリー層 301 の磁区は磁区制御層 21、22 から印加されるバイアス磁界によって制御される。

【0036】

第1のギャップ層 305 は、膜厚 G1 を有する絶縁膜であって、MR 膜 30 の膜面上にのみ、その面形状にしたがって付着されている。図示実施例の場合、MR 膜 30 及び第1のギャップ層 305 は、全体として、底面が広く、第1のギャップ層 305 のある上面側（図において）に向かう程に断面積が小さくなる台形状の形状となっている。第1のギャップ層 305 は、金属酸化物でなる絶縁膜である。具体的には、AlO_x、AlN、DLC、CN、SiO₂、TaO_x、FeO_x、NiO_x または CoO_x の少なくとも一種を含む。

【0037】

磁区制御層 21、22 は、膜厚 H_d であって、MR 膜 30 の両側に配置され、MR 膜 30 に含まれるフリー層 301 におけるバルクハウゼンノイズを抑制する。磁区制御層 21、22 は、永久磁石や、強磁性層と反強磁性層との積層体等によって構成されている。電極層 25、26 は、膜厚 L_d を有する Au 膜などで構成され、磁区制御層 21、22 に重ねられている。

【0038】

第2のギャップ層 461、462 は、MR 膜 30 及び磁区制御層 21、22 と第1のシールド層 28 との間、及び、第1のギャップ層 305 及び電極層 25、26 と第2のシールド層 41 との間を埋めている。第2のギャップ層 461、462 は、膜厚 G₂₂₁、G₂₂ の酸化アルミニウム、または、酸化シリコン等の酸化絶縁材料で構成することができる。第2のギャップ層 461 は平坦化された

第1のシールド膜28の表面に付着されている。第2のギャップ層461の表面も平坦化されており、その平坦化された表面に、MR膜30及び磁区制御層21、22が付着されている。第2のギャップ層462の膜厚 G_{22} は4nm以上とすることが好ましい。

【0039】

第1の態様に係るMR素子では、磁区制御層21、22がMR膜30の両側に配置されているから、磁区制御層21、22により、MR膜30に対して長手方向にバイアス磁界を印加し、バルクハウゼンノイズを低減することができる。磁区制御層21、22には、電極層25、26が重ねられているから、MR膜30の膜面に対して平行となる方向に、センス電流を流すことができる。

【0040】

第1のシールド層28及び第2のシールド層41は、互いに間隔を隔てて配置されており、MR膜30は第1のシールド層28と第2のシールド層41との間隔内に配置されているから、MR膜30は、第1のシールド層28及び第2のシールド層41による磁気シールド作用を受けながら、所定の磁気検知動作を行なうことになる。

【0041】

第2のギャップ層461、462はMR膜30及び磁区制御層21、22と第1のシールド層28との間、及び、電極層25、26と第2のシールド層41との間を埋めているから、センス電流を、漏洩を阻止しながら、所定の経路で流すことができる。

【0042】

第1の態様では、さらに、発明の特徴部分として、第1のギャップ層305を含んでいる。第1のギャップ層305はMR膜30の膜面上にのみ、その面形状にしたがって、膜厚 G_1 をもって付着されている。この構造によれば、MR膜30とその膜面上に付着された第1のギャップ層305との総膜厚($G_L + G_{sv}$)を、MR膜30の両端に存在する磁区制御層21、22及び電極層25、26の総膜厚($H_d + L_d$)よりも大きくすることができる。これにより、第1のシールド層28の表面を基準にして、MR膜30及び第1のギャップ層305の位

置でみた中央シールドギャップ長 G_s が、その両側において、磁区制御層 21、22 及び電極層 25、26 の位置でみた側部シールドギャップ長 G_L よりも大きくなり、第2のシールド層 41 が、MR膜 30 と向き合う部分の両側で、MR膜 30 に近接する方向に落ち込む凹形状となるから、実効トラック幅の磁気的な広がりを抑制することができる。また、特許文献 1 に示されている発明と比較した場合、軟磁性層端部からの悪影響がないので、サイドローブ不良を抑制できる。

【0043】

以上の作用により、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができる。次に実験データを挙げて説明する。

【0044】

実験 1

図 1 に示した構造から第1のギャップ層 305 を省略した従来の構造において、狭トラック化を行った実験結果を、図 2 の表 1 に示す。表 1 において、サンプル S11～S19 は、磁区制御層 21、22 または電極層 25、26 を薄くした場合の各サンプルを示している。MR膜 30 は SV 膜であり、SV 膜構成は、

NiCr50/PtMn150/CoFe15/Ru8/CoFe20/Cu20/CoFe10/NiFe30/Ru5/Ta20 (unit: Å) である。MR膜 30 の膜厚 G_{sv} は 32.8 nm とした。また第2のギャップ層 461 及び第2のギャップ層 462 は酸化アルミ (Al_2O_3) により構成した。

【0045】

まず、サンプル S11～サンプル S16 は、電極層 25、26 の膜厚 L_d を 30 nm (サンプル S11) から、5 nm (サンプル S16) まで薄くする場合を示している。サンプル S11～サンプル S16 に示すように、電極層 25、26 の膜厚 L_d を薄くするにつれて、中央シールドギャップ長 G_s と側部シールドギャップ長 G_L との差が縮まり、電極層 25、26 の膜厚 L_d が 5 nm となるサンプル S16 では、 $G_s > G_L$ を満たし、第2のシールド層 41 が、下に凹となる形状が実現される。実際この状態に於いて、最も小さい実効トラック幅 (MRW_u) が実現される。しかし、ヘッドの抵抗値 R が 100 Ω を超えるような大きな値になっており、実用的には好ましくない。実用上は電極層 25、26 の膜厚 L_d を 10 nm としたサンプル S15 のトラック幅 159 nm が、従来構成におけ

る最も狭いトラック幅となる。

【0046】

次に、表1には、サンプルS17～サンプルS19において、磁区制御層21、22であるCoCrPt層（ハードマグネット）の膜厚Hdを10nmまで薄くすることにより、狭トラック化を行った結果を示してある。この場合には、磁区制御層21、22の膜厚Hdが15nmより薄くなるサンプルS18、S19において、バルクハウゼンノイズBHNが多発している。結局、実用上は磁区制御層21、22の膜厚Hdを20nmとしたサンプルS17のトラック幅163nmが従来構成における最も狭いトラック幅となる。

【0047】

このように、従来の構造では、磁区制御層21、22の膜厚Hdまたは電極層25、26の膜厚Ldを調整するいずれの場合も、大幅な狭トラック化を達成することができていない。これは、磁区制御層21、22または電極層25、26について、実用上要求される膜厚Hd、Ldを設定した場合に、第2のシールド層41について、「下に凹な形状」の実現が困難であることに起因する。

【0048】

実験2

実験2では、図1に示した第1の態様に係る磁気抵抗効果素子において、磁区制御層21、22または電極層25、26を薄くすることにより、狭トラック化した場合の実験を行った。その実験結果を、図3の表2に示してある。SV膜構成は実験1と同じである。第1のギャップ層305は酸化タンタル（TaOx）を用いて形成した。

【0049】

まず、サンプルS21～サンプルS26は、電極層25、26の膜厚Ldを30nm（サンプルS21）から、5nm（サンプルS26）まで薄くする場合を示している。サンプルS21～サンプルS26に示すように、電極層25、26の膜厚Ldを薄くするにつれて、中央シールドギャップ長Gsと側部シールドギャップ長GLとの差が縮まり、電極層25、26の膜厚Ldが20nm～5nmとなるサンプルS23～S26では、Gs>GLを満たし、第2のシールド層4

1 が、下に凹となる形状が実現される。ただし、電極層 25、26 の膜厚 L_d が 5 nm となるサンプル S26 で、最も小さい実効トラック幅 (MRWu) 142 nm が実現されているが、ヘッドの抵抗値 R が 100 Ω を超えるような大きな値になっており、実用的には好ましくない。実用上は電極層 25、26 の膜厚 L_d を 10 nm としたサンプル S26 のトラック幅 148 nm が、最も狭いトラック幅となる。これは、実験 1 に示した従来構造における最小トラック幅 MRWu である 159 nm よりも 11 nm も程度小さな値であり、大幅な改善である。

【0050】

次に、表 2 には、サンプル S27～サンプル S29 において、磁区制御層 21、22 である CoCrPt 層（ハードマグネット）の膜厚 H_d を 20 nm から 10 nm まで薄くすることにより、狭トラック化を行った結果を示してある。この場合には、磁区制御層 21、22 の膜厚 H_d が 15 nm より薄くなるサンプル S28、S29 において、バルクハウゼンノイズ BHN が多発している。結局、実用上は磁区制御層 21、22 の膜厚 H_d を 10 nm としたサンプル S25 のトラック幅 148 nm が最も狭いトラック幅となる。

【0051】

実験 3

実験 3 では、磁区制御層 21、22 の膜厚 H_d 及び電極層 25、26 の膜厚 L_d を、実験 2 において、最も小さいトラック幅 MRWu である 148 nm が得られた条件に固定し、第 1 のギャップ層 305 の膜厚 G_1 と、上側（図 1 において）に位置する第 2 のギャップ層 462 の膜厚 G_{22} との比を変えることにより、狭トラック化の実験を行った。実験結果は図 4 の表 3 に図示されている。

【0052】

MR 膜 30 を構成する SV 膜構成は実験 1 と同じである。第 2 のギャップ層 462 は酸化アルミ (Al_2O_3) により形成され、MR 膜 30 の上に存在する第 1 のギャップ層 305 は酸化タンタル (TaO_x) を用いて形成した。

【0053】

実験結果である図 4 の表 3 を参照すると、第 2 のギャップ層 462 が薄くなるほど実効トラック幅 (MRWu) が小さくなることが示されている。最も小さい実

効トラック幅(MRW_u)は、第2のギャップ層462の膜厚G22が4nmであるサンプルS35において得られているが、電極層25、26と上部シールド層の絶縁不良(表3中にはIRとして表示)が多発し、実用的には好ましくない。そこで、実用上は第2のギャップ層462の膜厚G22を6nmとしたサンプルS34の実効トラック幅(MRW_u)である141nmが最も狭いトラック幅となる。

【0054】

2. 第2の態様に係るMR素子

図5は第2の態様に係るMR素子の断面図である。図において、図1に現れた構成部分と同一の構成部分に付いては、同一の参照符号を付してある。第2の態様は、MR膜30の膜面に対して垂直にセンス電流を流すいわゆるCPPタイプのMR素子に適用される。

【0055】

第2の態様に係るMR素子は、第1のシールド層28と、第2のシールド層41と、MR膜30と、第1のギャップ層305と、一对の磁区制御層21、22と、一对の電極層25、26とを含む。

【0056】

第1のシールド層28及び第2のシールド層41は、互いに間隔を隔てて配置されており、MR膜30は、第1のシールド層28と第2のシールド層41との間の間隔内に配置されている。

【0057】

第1のギャップ層305は、導電膜であり、MR膜30の膜面上に、その面形状にしたがって付着されている。

【0058】

磁区制御層21、22は、MR膜30の両側に配置されている。電極層25、26のうち、電極層25は、第1のギャップ層305のある膜面とは反対側において、MR膜30に電氣的に接続され、1つの第2のギャップ層を構成している。電極層26は、第1のギャップ層305に電氣的に接続され、もう1つの第2のギャップ層を構成している。磁区制御層21、22と電極層25、26との間

に絶縁層 4 6 3、4 6 4 が配置され、磁区制御層 2 1、2 2 と電極層 2 6 との間には絶縁層 4 6 5、4 6 6 が配置されている。これにより、センス電流が電極層 2 5 - 磁区制御層 2 1、2 2 - 電極層 2 6 の経路で流れる漏洩が阻止される。

【0 0 5 9】

第 2 の態様に係る MR 素子でも、磁区制御層 2 1、2 2 が MR 膜 3 0 の両側に配置されているから、磁区制御層 2 1、2 2 により、MR 膜 3 0 に対して長手方向にバイアス磁界を印加し、バルクハウゼンノイズを低減することができる。

【0 0 6 0】

第 1 のシールド層 2 8 及び第 2 のシールド層 4 1 は、互いに間隔を隔てて配置されており、MR 膜 3 0 は第 1 のシールド層 2 8 と第 2 のシールド層 4 1 との間隔内に配置されているから、MR 膜 3 0 は、第 1 のシールド層 2 8 及び第 2 のシールド層 4 1 による磁気シールド作用を受けながら、所定の磁気検知動作を行なうことになる。

【0 0 6 1】

電極層 2 5 は、第 1 のギャップ層 3 0 5 のある膜面とは反対側において、MR 膜 3 0 に電氣的に接続されている。第 1 のギャップ層 3 0 5 は導電膜であり、電極層 2 6 は、この第 1 のギャップ層 3 0 5 に電氣的に接続されている。従って、一对の電極層 2 5、2 6 により、MR 膜 3 0 の膜面に対して垂直にセンス電流を流すいわゆる CPP タイプの MR 素子が得られる。

【0 0 6 2】

絶縁層 4 6 3 ~ 4 6 6 は、磁区制御層 2 1、2 2 と電極層 2 5、2 6 との間に配置されているから、センス電流を、漏洩を阻止しながら、所定の経路で流すことができる。

【0 0 6 3】

第 2 の態様でも、第 1 のギャップ層 3 0 5 を含んでおり、第 1 のギャップ層 3 0 5 は MR 膜 3 0 の膜面上に、その面形状にしたがって付着されている。この構造によれば、MR 膜 3 0 とその膜面上に付着された第 1 のギャップ層 3 0 5 との総膜厚を、MR 膜 3 0 の両端に存在する磁区制御層 2 1、2 2 の膜厚よりも大きくすることができる。これにより、第 2 のシールド層 4 1 は、MR 膜 3 0 と向き

合う部分の両側で、MR膜30に近接する方向に落ち込む凹形状となるから、実効トラック幅の磁気的な広がりを抑制することができる。また、特許文献1に示されている発明と比較した場合、軟磁性層端部からの悪影響がないので、サイドローブ不良を抑制できる。

【0064】

以上の作用により、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができる。第2の態様に係るMR素子において、MR膜30は、スピンバルブ膜またはTMR膜で構成される。また、第1のギャップ層305は、一般には、金属膜である。

【0065】

図6は第2の態様に係るMR素子の別の実施例を示す断面図である。図において、図5に表れた構成部分と同一の構成部分については、同一の参照符号を付してある。この実施例の特徴は、第2のシールド層41が、電極層の他方、及び、第2のギャップ層として兼用されていることである。他は、図5に示した実施例と同じであるので、説明は省略する。

【0066】

3. MR素子の製造方法

次に、本発明に係るMR素子の製造方法について、図7～図22を参照して説明する。図7～図22のうち、図7～図14は図1に示したMR素子の製造方法を示し、図15～図22は図5に示したMR素子の製造方法を示している。図示は省略するが、図6に示したMR素子も、若干の工程変更を伴うだけで、同様のプロセスにしたがって製造できる。

【0067】

まず、図7に示すように、第1のシールド層28の上に、絶縁層461を形成し、その上にMR層300を形成した後、図8に示すように、MR層300の上に非磁性層305を成膜する。これらは、スパッタ成膜法の適用によって形成することができる。図では、MR層300は単層表示であるが、実際のSV膜またはTMR膜では、図1、図5、図6に示したように、多層膜構造となる。

【0068】

次に、図 9 に示すように、非磁性層 305 の上に、たとえば、アンダーカットの入ったレジストマスク 306 を形成する。このようなレジストマスク 306 の形成方法は既に知られている。アンダーカットの入ったレジストマスク 306 では、上層レジスト層は、下層レジスト層の平面積よりも大きい幅を有する。このようなレジストマスク 306 は、パターンの微細化に有効である。

【0069】

次に、図 10 に示すように、例えばイオンミリング等のドライエッチングによって、MR 層 300 を選択的にエッチングし、GMR 膜 30 を形成する。

【0070】

次に、図 11 に示すように、レジストマスク 306 を残したままで、スパッタ等の薄膜形成プロセスを実行することにより、磁区制御層 21、22 及び電極層 25、26 を成膜する。

【0071】

次に、図 12 に示すように、リフトオフ法などによって、レジストマスク 306 を除去した後、図 13 に示すように、例えば、スパッタ等の薄膜形成プロセスを実行することにより、第 2 のギャップ層 462 を成膜する。第 2 のギャップ層 462 は Al_2O_3 などの絶縁材料で構成できる。次に、図 14 に示すように、第 2 のシールド層 41 を成膜する。

【0072】

別の製造方法として、図 5 に示した第 2 の態様に係る MR 素子を製造するには、まず、図 15 に示すように、第 1 のシールド層 28 の上に、電極層 25 を形成し、その上に MR 層 300 を形成した後、図 16 に示すように、MR 層 300 の上に第 1 のギャップ層 305 を成膜する。これらは、スパッタ成膜法の適用によって形成することができる。

【0073】

次に、図 17 に示すように、第 1 のギャップ層 305 の上に、たとえば、アンダーカットの入ったレジストマスク 306 を形成する。

【0074】

次に、図 18 に示すように、例えばイオンミリング等のドライエッチングによ

って、第1のギャップ層305及びMR層300をエッチングし、第1のギャップ層305を有するGMR膜30を形成する。

【0075】

次に、図19に示すように、レジストマスク306を残したままで、スッパタ等の薄膜形成プロセスを実行することにより、絶縁層463、464を形成し、更に、図20に示すように、磁区制御層21、22及び絶縁層465、466を成膜する。

【0076】

次に、リフトオフ法等の適用によってレジストマスク306を除去した後、図21に示すように、例えば、スッパタ等の薄膜形成プロセスを実行することにより、電極層26を成膜する。電極層26はAuなどによって構成できる。この後、図22に示すように、第2にシールド層41を成膜する。

【0077】

4. 薄膜磁気ヘッド

図23は本発明に係る薄膜磁気ヘッドの媒体対向面側の平面図、図24は図23に示した薄膜磁気ヘッドの正面断面図、図25は図23、図24に示した薄膜磁気ヘッドの素子部分の拡大断面図である。何れの図面においても、寸法、プロポーション等は、図示の都合上、誇張されまたは省略されている。

【0078】

図示された薄膜磁気ヘッドは、スライダ基体5と、電磁変換素子3、4とを含む。スライダ基体5は、例えば、アルティック (Al_2O_3-TiC) 等のセラミック材料からなり、媒体対向面に浮上特性制御用の幾何学的形状を有している。そのような幾何学的形状の代表例として、実施例では、スライダ基体5の基底面50に、第1の段部51、第2の段部52、第3の段部53、第4の段部54、及び、第5の段部55を備える例を示してある。基底面50は、矢印Xで示す空気の流れ方向に対する負圧発生部となり、第2の段部52及び第3の段部53は、第1の段部51から立ち上がるステップ状の空気軸受けを構成する。第2の段部52及び第3の段部53の表面は、空気ベアリング面（以下ABSと称する）100となる。

【0079】

第4の段部54は、基底面50からステップ状に立ち上がり、第5の段部55は第4の段部54からステップ状に立ちあがっている。電磁変換素子3、4は第5の段部55に設けられている。

【0080】

図25を参照すると、スライド基体5の端面には絶縁膜501が設けられている。絶縁膜501は、例えば、酸化アルミニウム (Al_2O_3)、 SiO_2 等の絶縁材料からなり、1～5 μm の厚みである。

【0081】

電磁変換素子3、4は、再生素子を構成するMR素子3と、記録素子4とを含む。再生素子を構成するMR素子3は、図1、図5、図6を参照して説明した本発明に係るMR素子であり、SV膜またはTMR膜を含んでいる。SV膜の場合は、CIPタイプまたはCPPタイプが用いられる。TMR膜は、本来、膜面に垂直にセンス電流を流すものである。

【0082】

記録素子4は、例えば、誘導型磁気変換素子あり、書込用磁極端がABS100に面している。記録素子4は、再生素子を構成するMR素子3と近接して配置され、保護膜49によって覆われている。

【0083】

記録素子4は、第2のシールド膜として兼用された下部磁極層41と、上部磁極層45と、記録ギャップ層42と、薄膜コイル43、47とを含む。下部磁極層41は上部磁極層45と磁氣的に連結されている。記録ギャップ層42は下部磁極層41の磁極部分と、上部磁極層45の磁極部分との間に設けられている。薄膜コイル43、47は下部磁極層41及び上部磁極層45の間のインナーギャップ内の絶縁膜48内に、絶縁された状態で配設されている。また、下部磁極層は、第2のシールド膜上に別体として設けてもよい。

【0084】

図示実施例において、MR素子3は、MR膜30、第1のシールド層28、第2のギャップ層461、462及び下部磁極層となる第2のシールド層41を含

み、記録素子 4 と、スライダ基体 5 との間に配置されている。MR 素子 3 は、図 1、図 5、図 6 に示した構造を有する。従って、この実施例によれば、図 1 ～ 図 6 を参照して説明した MR 素子の作用効果をすべて得ることができる。

【0085】

5. 磁気ヘッド装置

図 26 は本発明に係る磁気ヘッド装置の正面図、図 27 は図 26 に示した磁気ヘッド装置の底面図である。図示された磁気ヘッド装置は、図 23 ～ 図 25 に示した薄膜磁気ヘッド 400 と、ヘッド支持装置 6 とを含む。ヘッド支持装置 6 は、金属薄板でなる支持体 61 の長手方向の一端にある自由端に、同じく金属薄板でなる可撓体 62 を取付け、この可撓体 62 の下面に薄膜磁気ヘッド 400 を取付けた構造となっている。

【0086】

具体的には、可撓体 62 は、支持体 61 の長手方向軸線と略平行して伸びる 2 つの外側枠部 621、622 と、支持体 61 から離れた端において外側枠部 621、622 を連結する横枠 623 と、横枠 623 の略中央部から外側枠部 621、622 に略平行するように延びていて先端を自由端とした舌状片 624 とを有する。横枠 623 のある方向とは反対側の一端は、支持体 61 の自由端付近に溶接等の手段によって取付けられている。

【0087】

支持体 61 の下面には、例えば半球状の荷重用突起 625 が設けられている。この荷重用突起 625 により、支持体 61 の自由端から舌状片 624 へ荷重力が伝えられる。

【0088】

薄膜磁気ヘッド 400 は、舌状片 624 の下面に接着等の手段によって取付けられている。薄膜磁気ヘッド 400 は、ピッチ動作及びロール動作が許容されるように支持されている。

【0089】

本発明に適用可能なヘッド支持装置 6 は、上記実施例に限定するものではなく、これまで提案され、またはこれから提案されることのあるヘッド支持装置を、

広く適用できる。例えば、支持体 61 と舌状片 624 とを、タブテープ (TAB) 等のフレキシブルな高分子系配線板を用いて一体化したもの等を用いることができる。また、従来より周知のジンバル構造を持つものを自由に用いることができる。

【0090】

6. 磁気記録再生装置

図 28 は図 26、図 27 に示した磁気ヘッド装置を用いた磁気記録再生装置の斜視図である。図示された磁気記録再生装置は、軸 70 の回りに回転可能に設けられた磁気ディスク 71 と、磁気ディスク 71 に対して情報の記録及び再生を行う薄膜磁気ヘッド 72 と、薄膜磁気ヘッド 72 を磁気ディスク 71 のトラック上に位置決めするためのアッセンブリキャリッジ装置 73 と、を備えている。

【0091】

アッセンブリキャリッジ装置 73 は、軸 74 を中心にして回転可能なキャリッジ 75 と、このキャリッジ 75 を回転駆動する例えばボイスコイルモータ (VCM) かなるアクチュエータ 76 とから主として構成されている。

【0092】

キャリッジ 75 には、軸 74 の方向にスタックされた複数の駆動アーム 77 の基部が取り付けられており、各駆動アーム 77 の先端部には、薄膜磁気ヘッド 72 を搭載したヘッドサスペンションアッセンブリ 78 が固着されている。各ヘッドサスペンションアッセンブリ 78 は、その先端部に有する薄膜磁気ヘッド 72 が、各磁気ディスク 71 の表面に対して対向するように駆動アーム 77 の先端部に設けられている。

【0093】

駆動アーム 77、ヘッドサスペンションアッセンブリ 78 及び薄膜磁気ヘッド 72 が、図 26、図 27 を参照して説明した磁気ヘッド装置を構成する。薄膜磁気ヘッド 72 は、図 1、図 5、図 6 に示した MR 素子を生素子として用いており、図 23～図 25 に示したような構造を有する。従って、図 28 に示した磁気記録再生装置は、図 1、図 5、図 6、図 23～図 25 を参照して説明した作用効果を奏する。

【0094】

以上、本発明の各実施の形態について説明したが、本発明はこれらの例に限定されるものではない。

【0095】**【発明の効果】**

以上述べたように、本発明によれば、トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができるMR素子、薄膜磁気ヘッド、磁気ヘッド装置及び磁気記録再生装置を提供することができる。

【図面の簡単な説明】**【図1】**

本発明に係るMR素子の断面図である。

【図2】

図1に示した構造から第1のギャップ層を省略した従来の構造において、狭トラック化を行った実験結果を示す図である。

【図3】

図1に示した第1の態様に係る磁気抵抗効果素子において、磁区制御層または電極層を薄くすることにより、狭トラック化を行った実験結果を示す図である。

【図4】

第1のギャップ層の膜厚と、上側に位置する第2のギャップ層の膜厚との比を変えることにより、狭トラック化の実験を行った結果を示す図である。

【図5】

第2の態様に係るMR素子の断面図である。

【図6】

第2の態様に係るMR素子の別の実施例を示す断面図である。

【図7】

図1に示したMR素子の製造方法を示す図である。

【図8】

図7に示した工程の後の工程を示す図である。

【図9】



図 8 に示した工程の後の工程を示す図である。

【図 10】

図 9 に示した工程の後の工程を示す図である。

【図 11】

図 10 に示した工程の後の工程を示す図である。

【図 12】

図 11 に示した工程の後の工程を示す図である。

【図 13】

図 12 に示した工程の後の工程を示す図である。

【図 14】

図 13 に示した工程の後の工程を示す図である。

【図 15】

図 5 に示したMR 素子の製造方法を示す図である。

【図 16】

図 15 に示した工程の後の工程を示す図である。

【図 17】

図 16 に示した工程の後の工程を示す図である。

【図 18】

図 17 に示した工程の後の工程を示す図である。

【図 19】

図 18 に示した工程の後の工程を示す図である。

【図 20】

図 19 に示した工程の後の工程を示す図である。

【図 21】

図 20 に示した工程の後の工程を示す図である。

【図 22】

図 21 に示した工程の後の工程を示す図である。

【図 23】

本発明に係る薄膜磁気ヘッドの媒体対向面側の平面図である。

**【図 2 4】**

図 2 3 に示した薄膜磁気ヘッドの正面断面図である。

【図 2 5】

図 2 3、図 2 4 に示した薄膜磁気ヘッドの素子部分の拡大断面図である。

【図 2 6】

本発明に係る磁気ヘッド装置の正面図である。

【図 2 7】

図 2 6 に示した磁気ヘッド装置の底面図である。

【図 2 8】

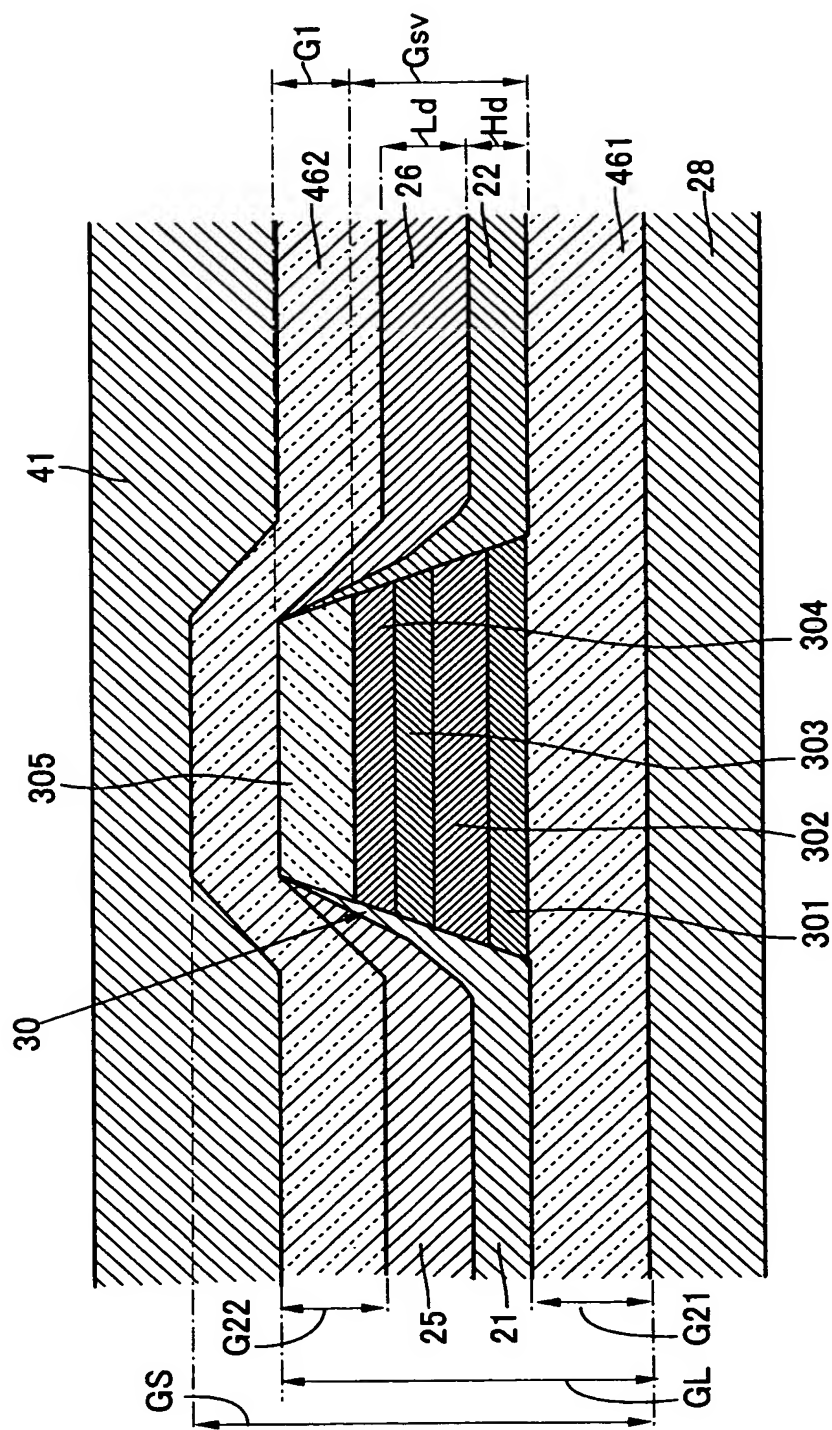
図 2 6、図 2 7 に示した磁気ヘッド装置を用いた磁気記録再生装置の斜視図である。

【符号の説明】

2 8	第 1 のシールド層
3 0	MR 膜
4 1	第 2 のシールド層
3 0 5	第 1 のギャップ層

【書類名】 図面

【図 1】



【図 2】

表 1

単位: nm

	G1	Gsv	Hd	Ld	G1	G22	GS	GL	GS-GL	MRWu	comment
S11	25	32.8	25	30	0	25	82.8	105	-22.2	164	
S12	25	32.8	25	25	0	25	82.8	100	-17.2	163	
S13	25	32.8	25	20	0	25	82.8	95	-12.2	163	
S14	25	32.8	25	15	0	25	82.8	90	-7.2	161	
S15	25	32.8	25	10	0	25	82.8	85	-2.2	159	
S16	25	32.8	25	5	0	25	82.8	80	2.8	156	R>100Ω
S17	25	32.8	20	30	0	25	82.8	100	-17.2	163	
S18	25	32.8	15	30	0	25	82.8	95	-12.2	162	BHN
S19	25	32.8	10	30	0	25	82.8	90	-2.2	162	BHN

【図 3】

表 2

単位: nm

	G1	Gsv	Hd	Ld	G1	G22	GS	GL	GS-GL	MRWu	comment
S21	25	32.8	25	30	13	12	82.8	92	-9.2	161	
S22	25	32.8	25	25	13	12	82.8	87	-4.2	159	
S23	25	32.8	25	20	13	12	82.8	82	82	157	
S24	25	32.8	25	15	13	12	82.8	77	5.8	153	
S25	25	32.8	25	10	13	12	82.8	72	10.8	148	
S26	25	32.8	25	5	13	12	82.8	67	15.8	142	R>100Ω
S27	25	32.8	20	30	13	12	82.8	87	-4.2	160	
S28	25	32.8	15	30	13	12	82.8	82	0.8	157	BHN
S29	25	32.8	10	30	13	12	82.8	77	5.8	153	BHN

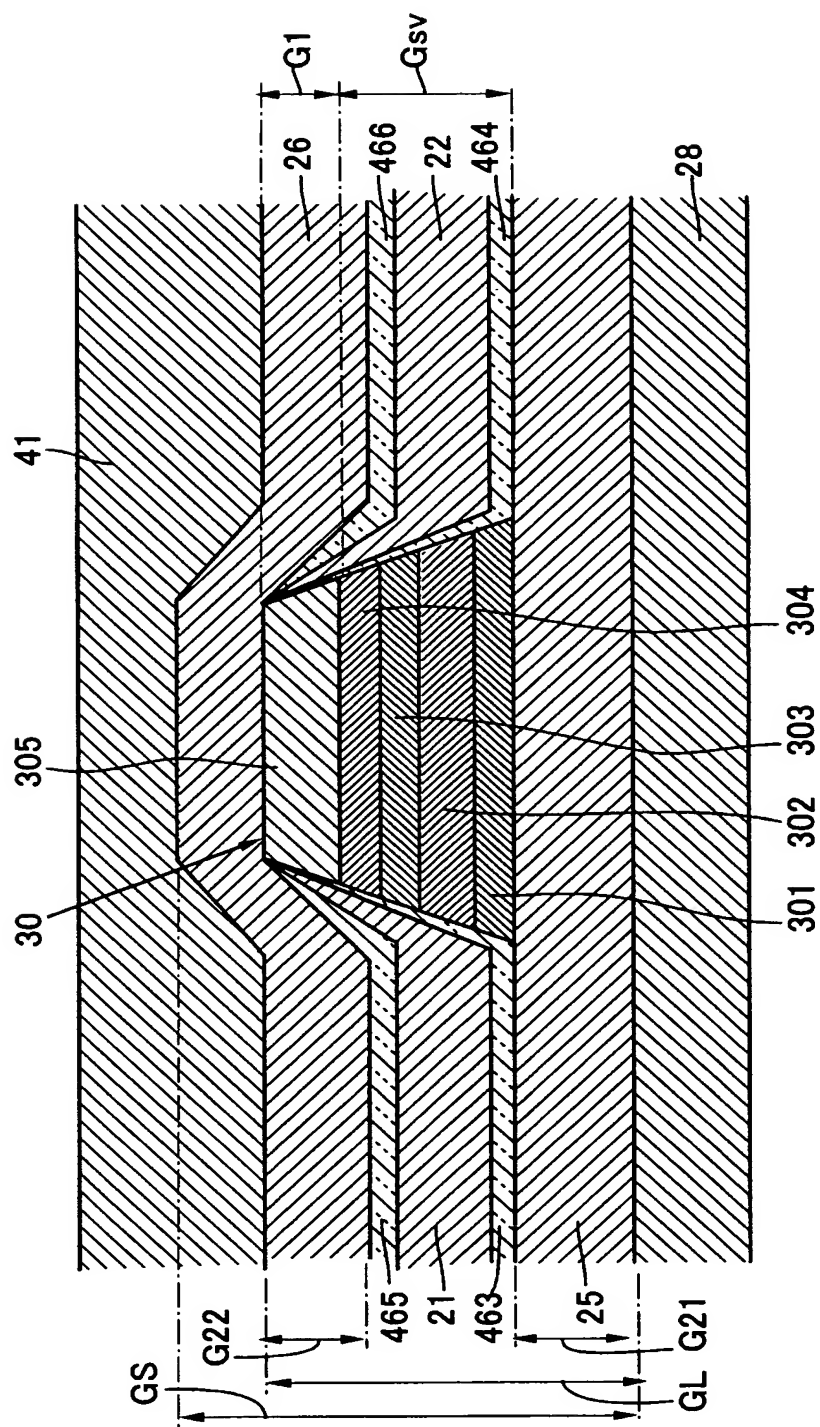
【図 4】

表 3

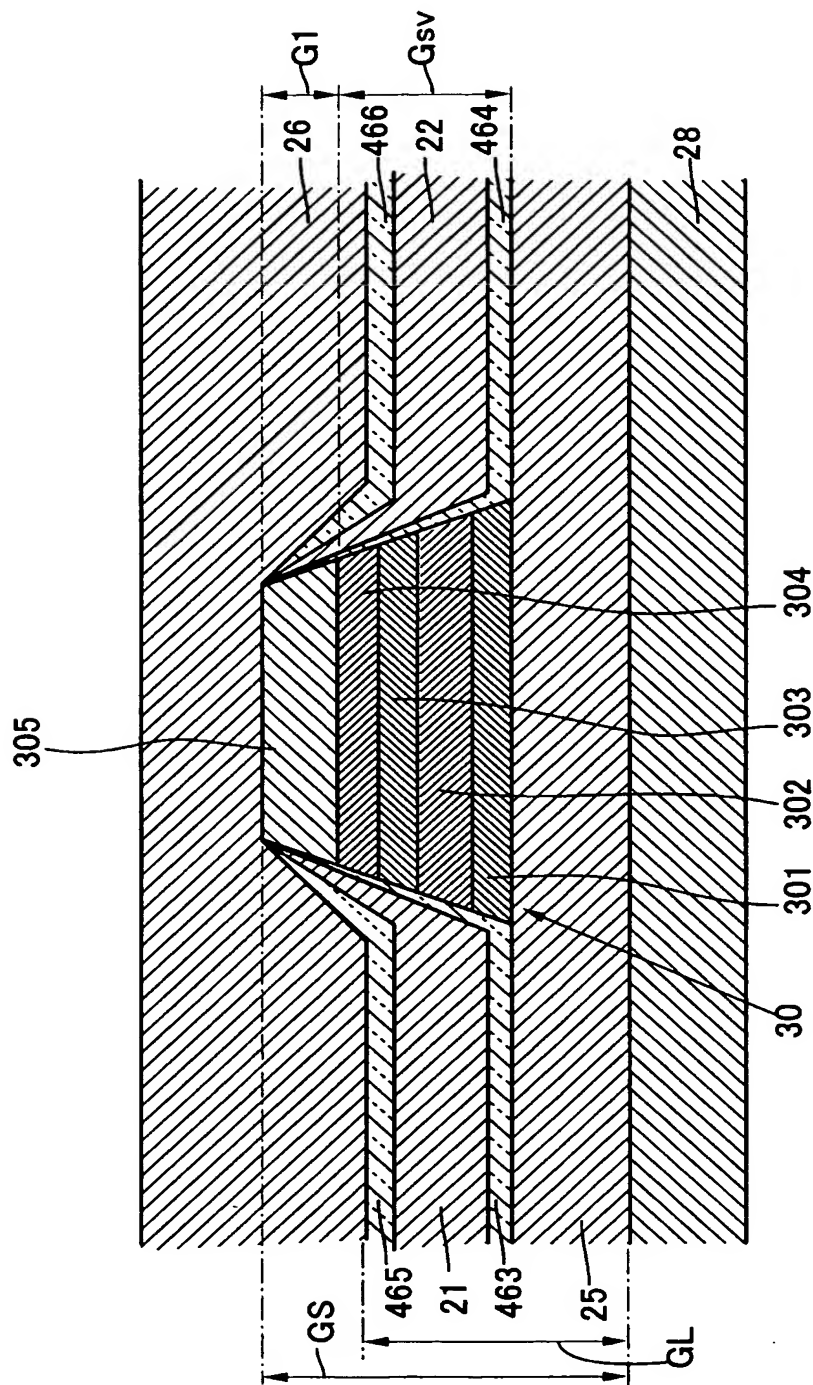
単位: nm

	G1	Gsv	Hd	Ld	G1	G22	GS	GL	GS-GL	MRWu	comment
S31	2	32.8	25	10	13	12	82.8	72	10.8	148	
S32	25	32.8	25	10	15	10	82.8	70	12.8	146	
S33	25	32.8	25	10	17	8	82.8	68	14.8	144	
S34	25	32.8	25	10	19	6	82.8	66	16.8	141	
S35	25	32.8	25	10	21	4	82.8	64	18.8	137	IR

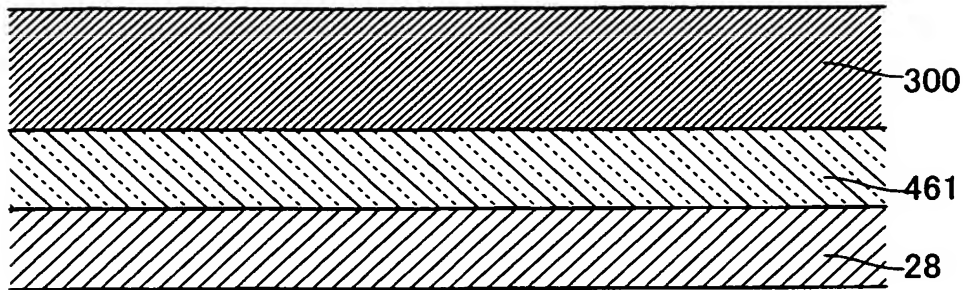
【図 5】



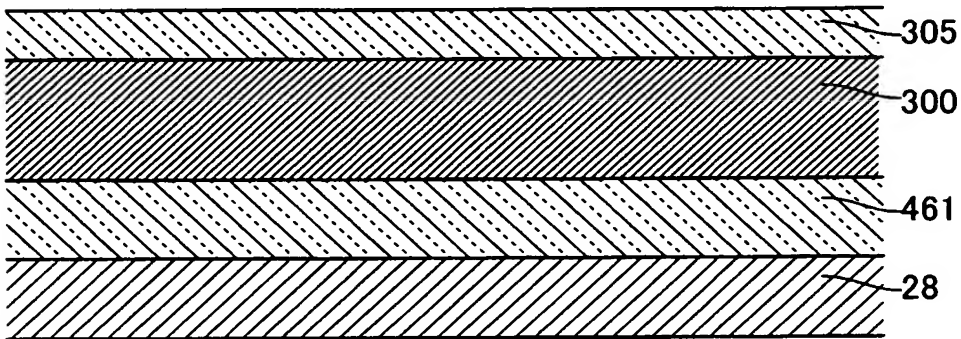
【図 6】



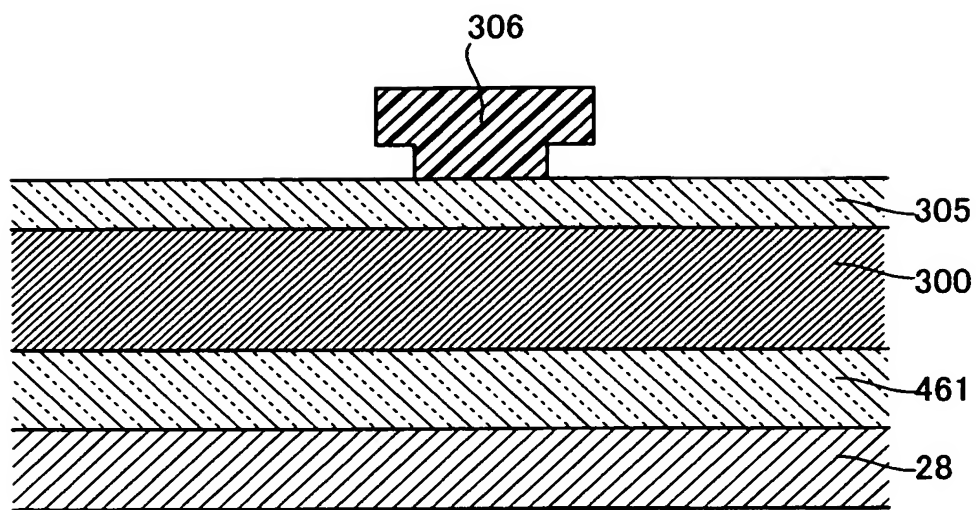
【図 7】



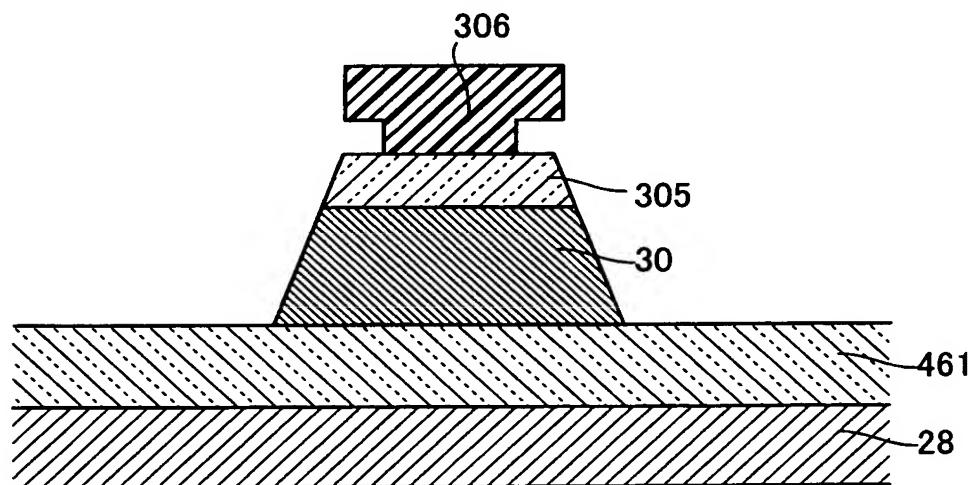
【図 8】



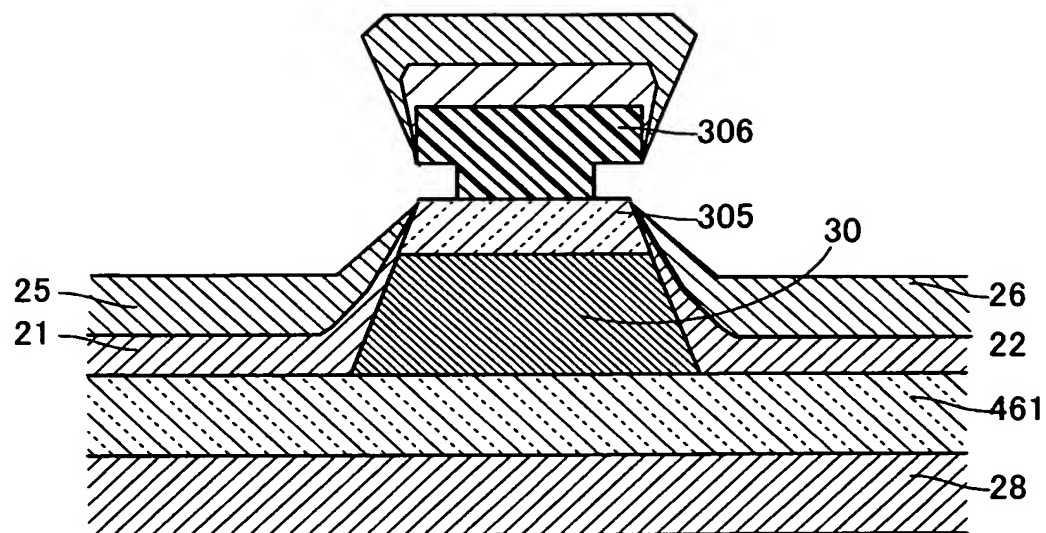
【図 9】



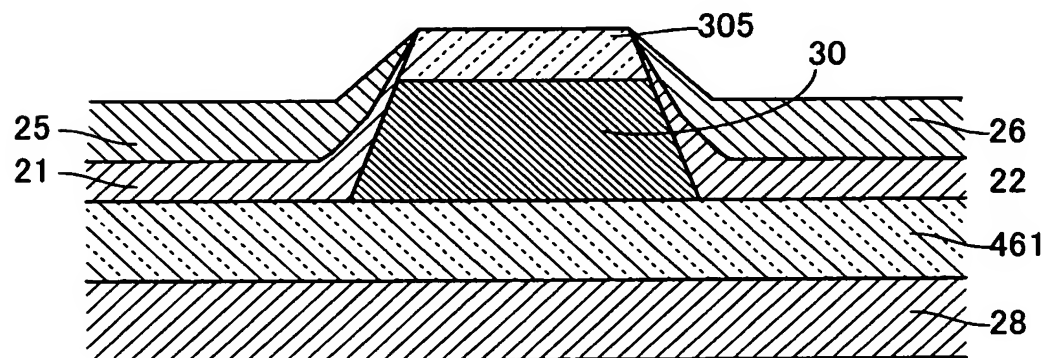
【図 10】



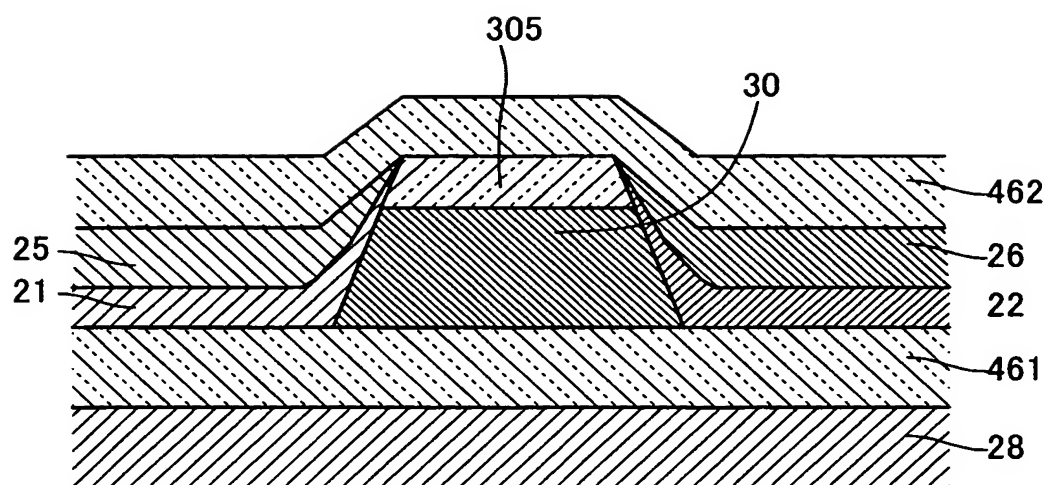
【図 1 1】



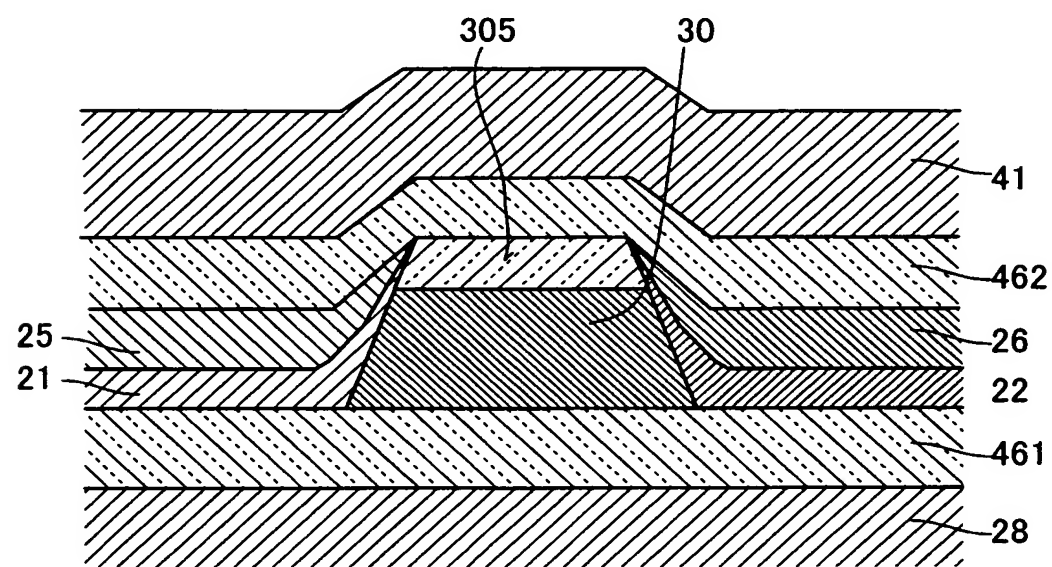
【図 1 2】



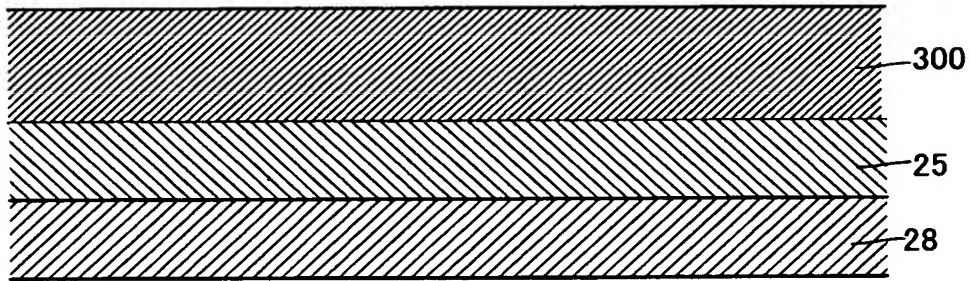
【図 13】



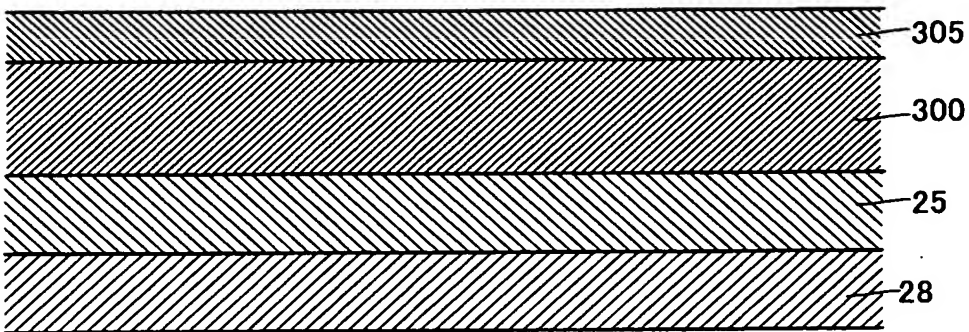
【図 14】



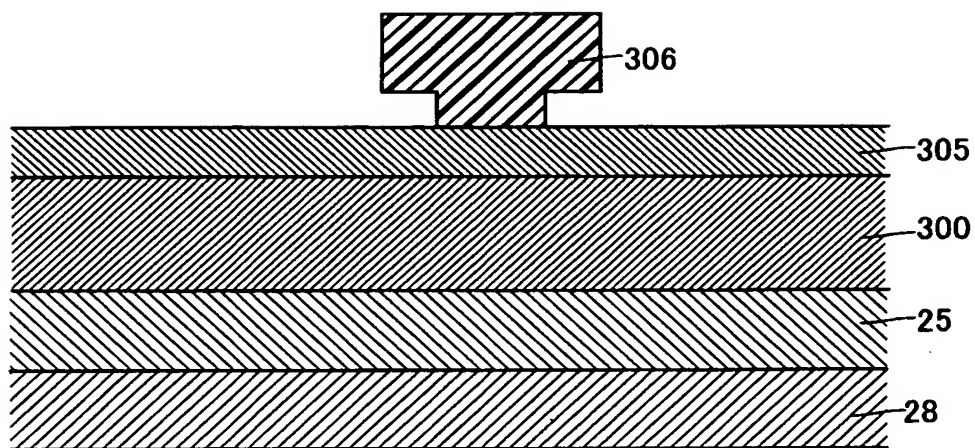
【図 15】



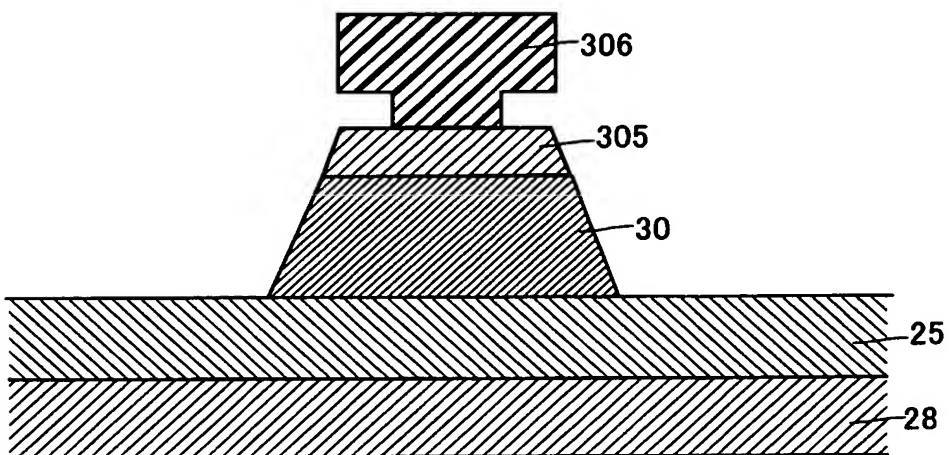
【図 16】



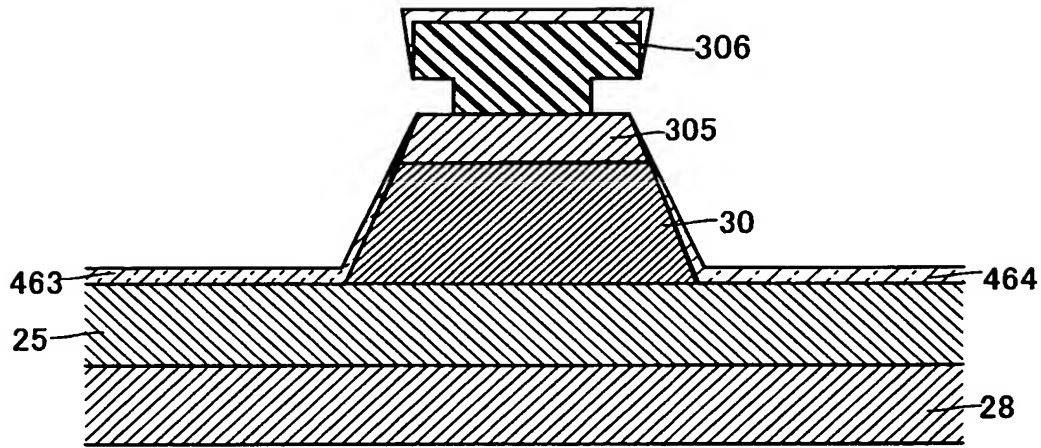
【図 17】



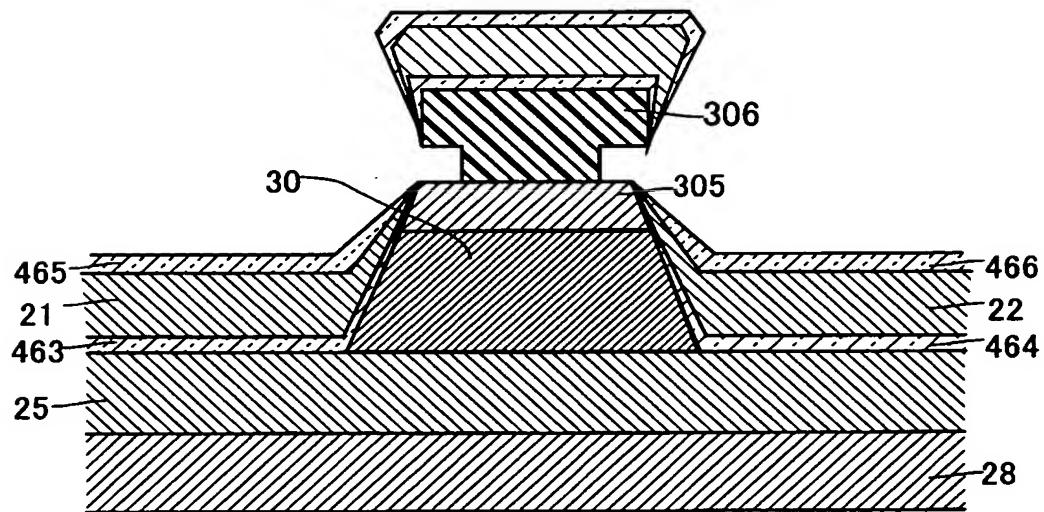
【図 18】



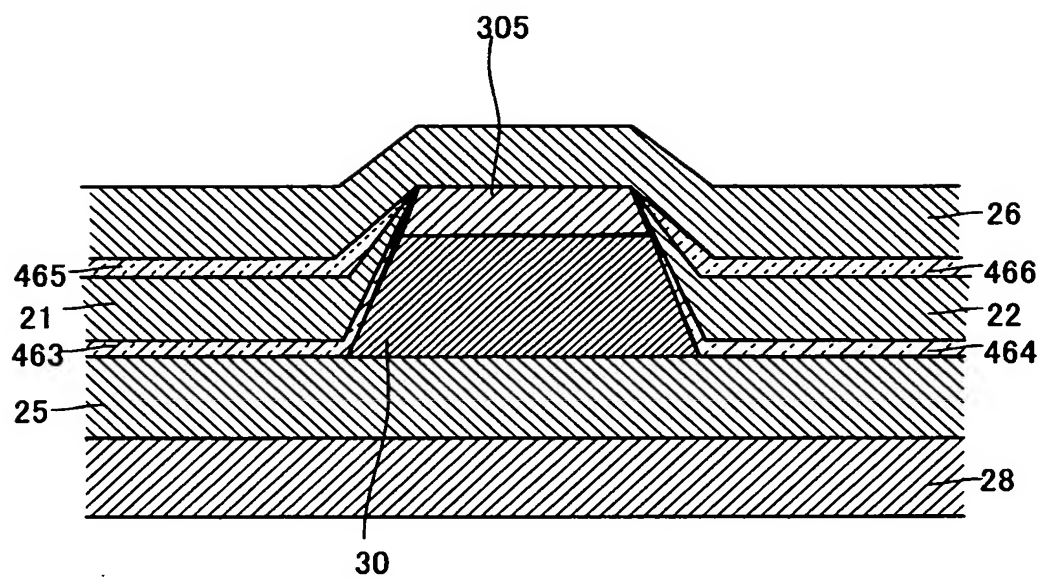
【図 19】



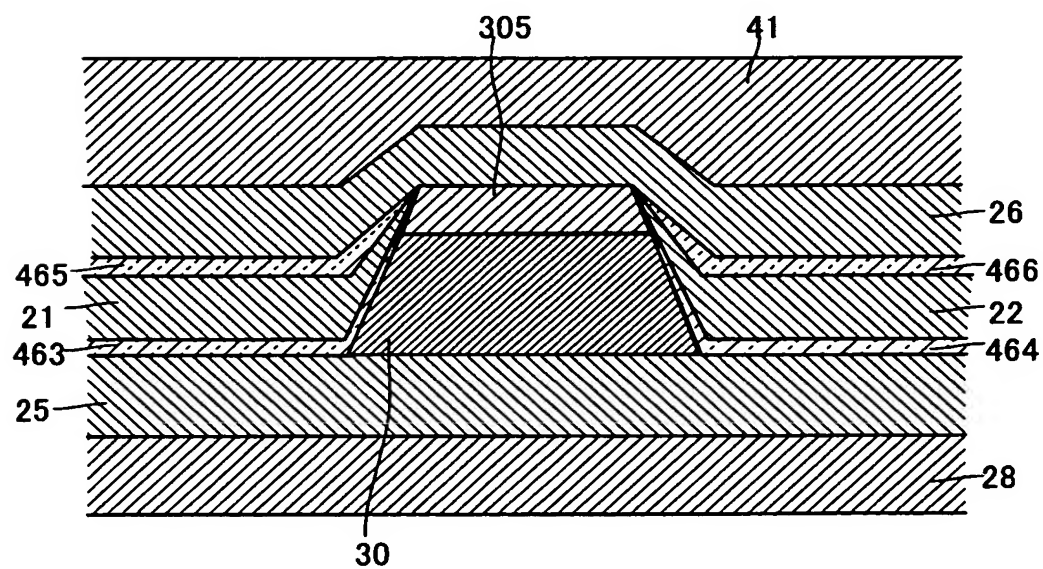
【図 20】



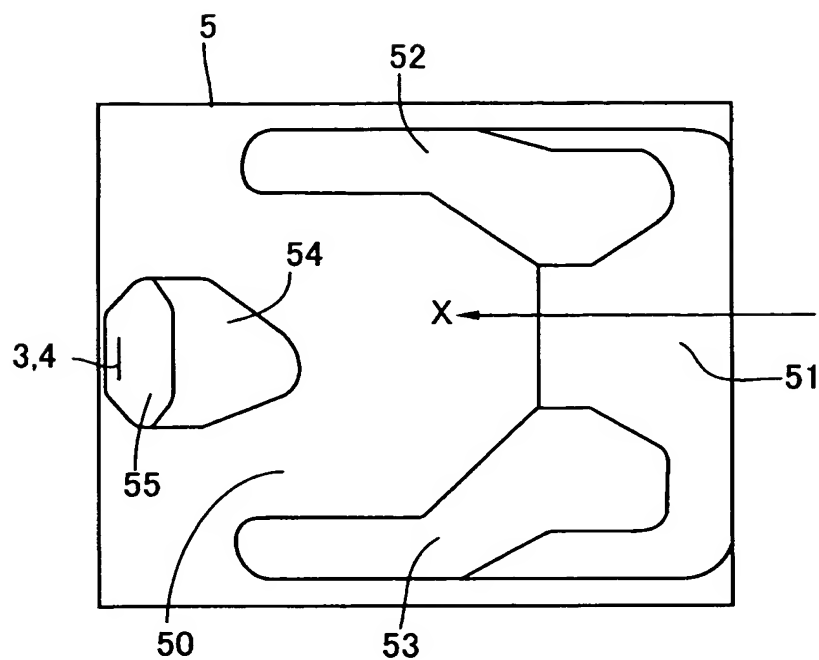
【図 2 1】



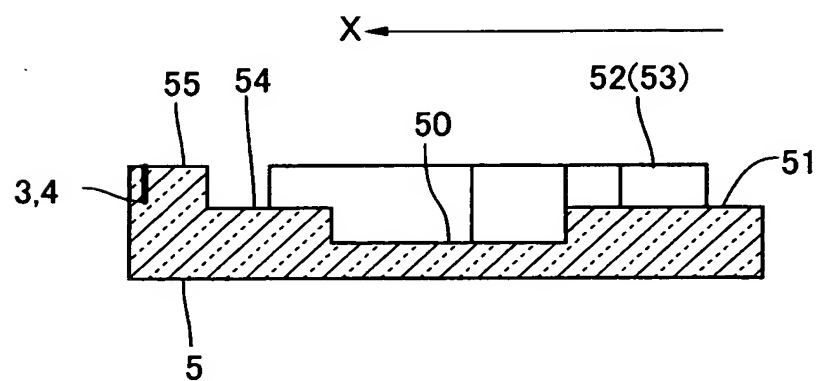
【図 2 2】



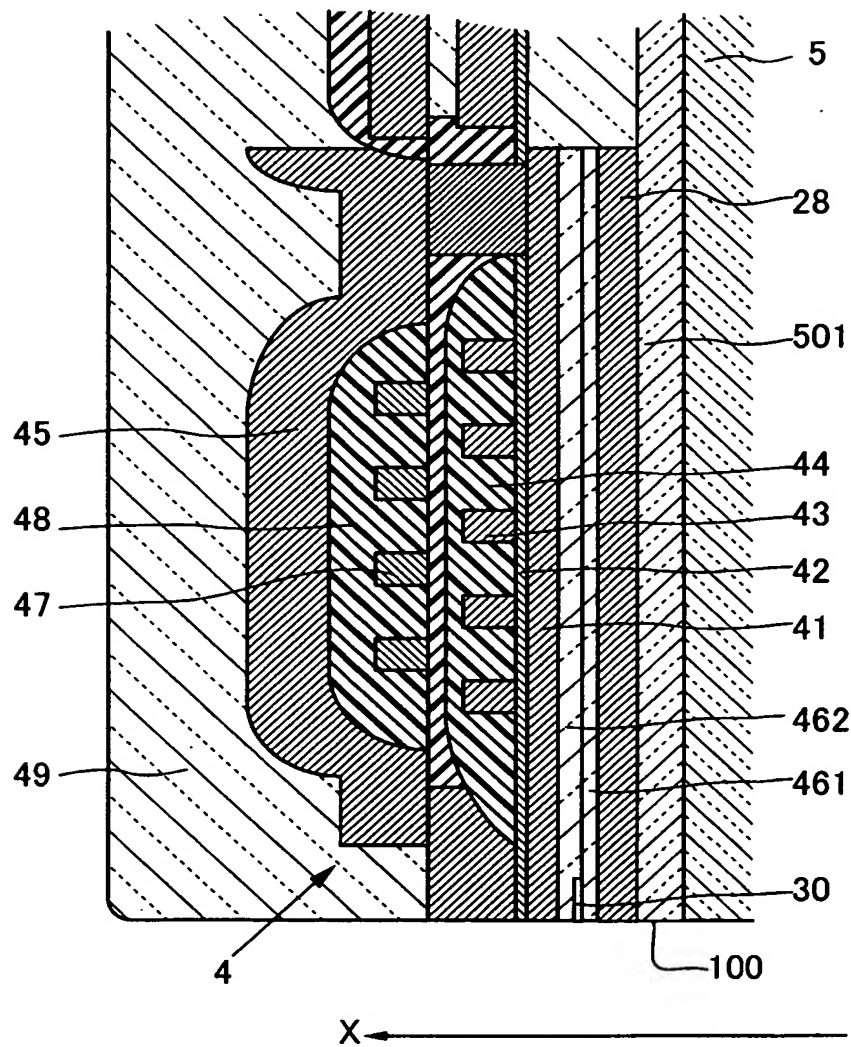
【図 23】



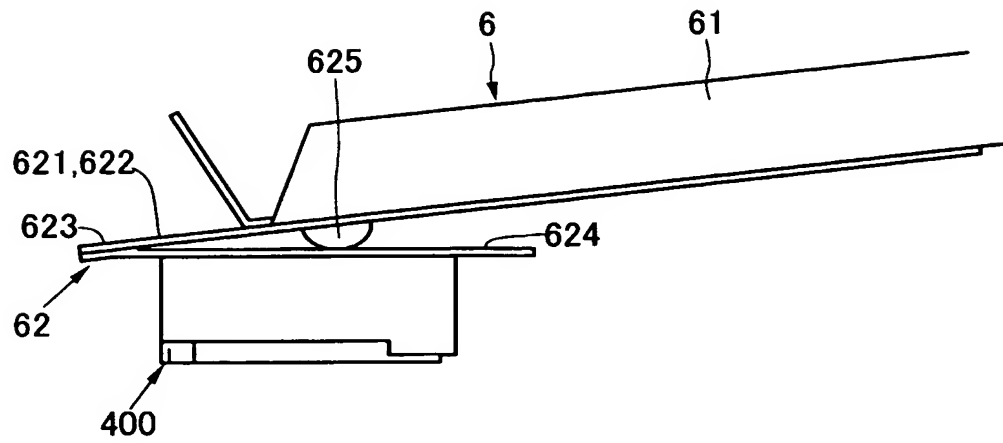
【図 24】



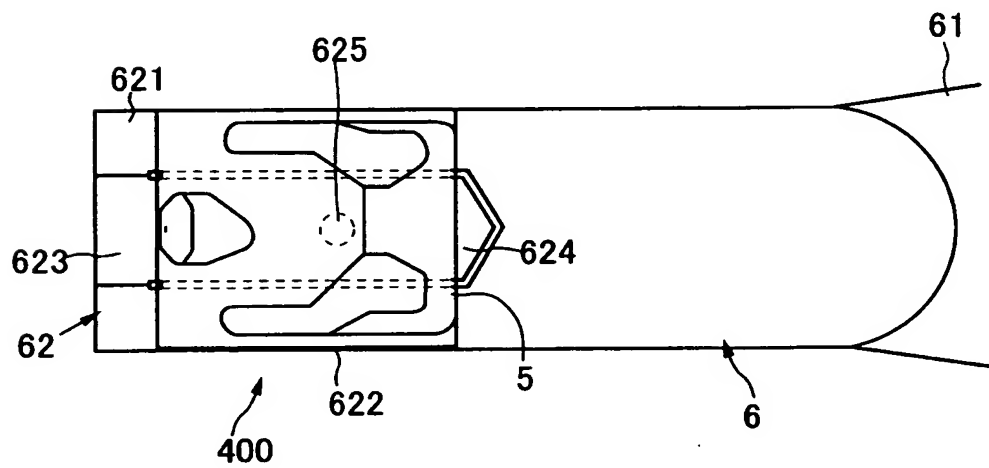
【図 25】



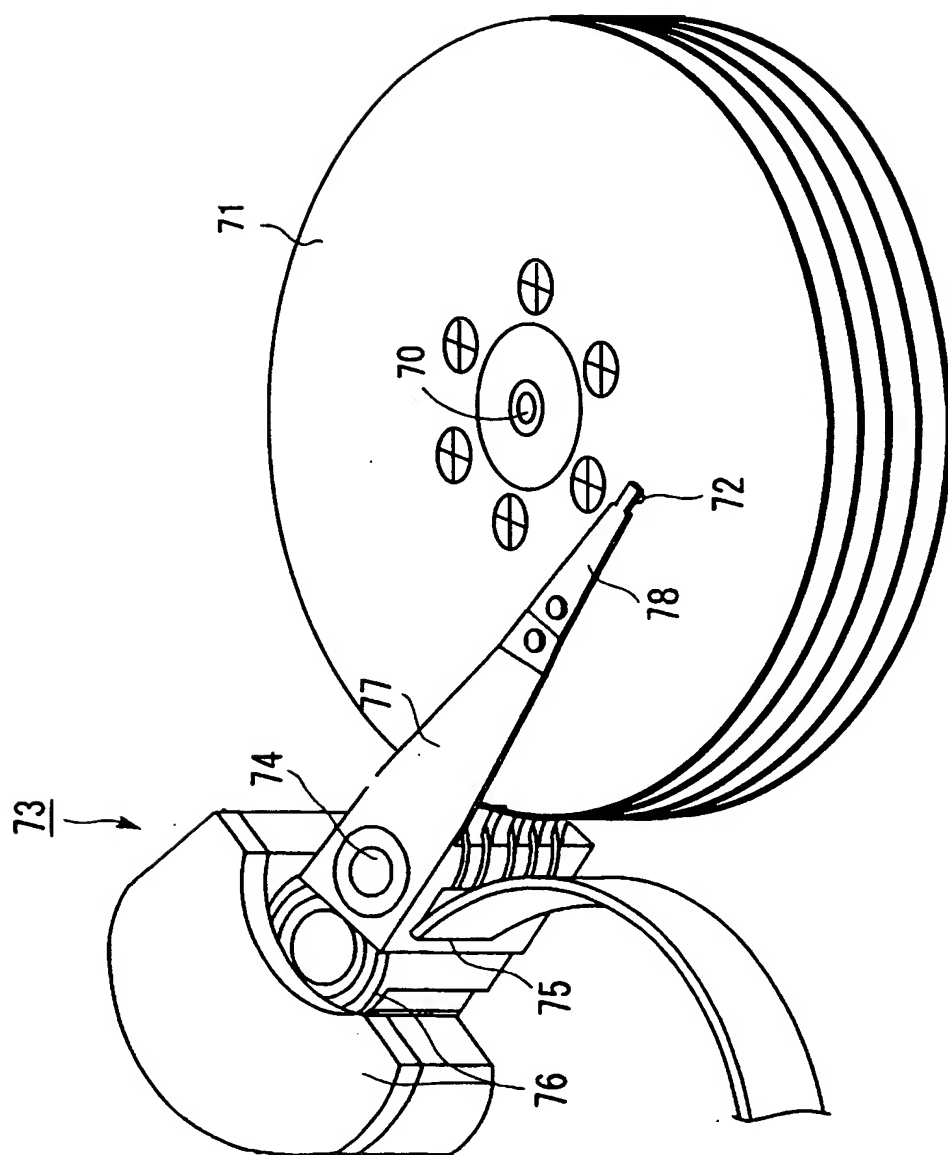
【図 26】



【図 27】



【図 28】



【書類名】 要約書

【要約】

【課題】トラック端部における読みにじみを低減すると同時に、高い出力安定性を得ることができるMR素子を提供する。

【解決手段】第1のシールド層28及び第2のシールド層41は、互いに間隔を隔てて配置されている。MR膜30は第1のシールド層28と第2のシールド層41との間の間隔内に配置されている。第1のギャップ層305は、MR膜30の膜面上に、その面形状にしたがって付着されている。磁区制御層21、22は、MR膜30の両側に配置されており、電極層25、26は磁区制御層21、22に重ねられている。第2のギャップ層461、462は、MR膜30及び磁区制御層21、22と、第1のシールド層28との間、及び、第1のギャップ層305及び電極層25、26と、第2のシールド層41との間を埋めている。

【選択図】 図1

特願 2 0 0 3 - 1 1 9 2 5 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 3 0 6 7]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日
[変更理由] 新規登録
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号
氏 名 ティーディーケイ株式会社

2. 変更年月日 2 0 0 3 年 6 月 2 7 日
[変更理由] 名称変更
住 所 東京都中央区日本橋 1 丁目 1 3 番 1 号
氏 名 T D K 株式会社